

Semiconductor technology & processing

# Belangrijke stap in de realisatie van het 'storage class' type geheugen

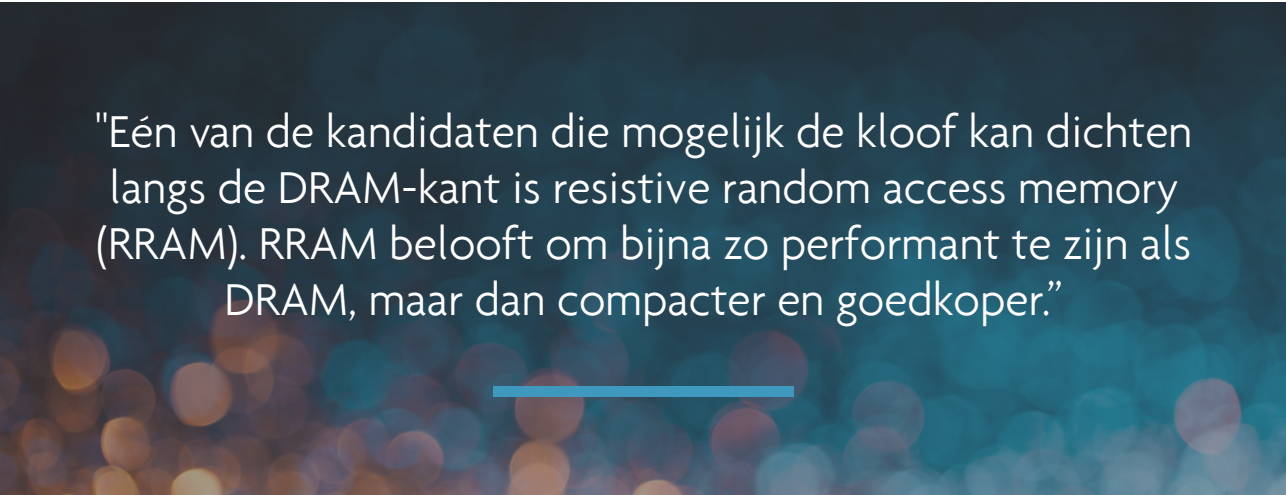
Met een nieuwe thermisch stabiele selector op basis van SeGe brengt imec het 'storage class' geheugen een stap dichterbij.

## Intro

De geheugenhiërarchie die we vandaag terugvinden in computersystemen kan nog verder worden verbeterd door een nieuw geheugentype toe te voegen in de kloof tussen DRAM- en NAND-geheugens: het opslag-type geheugen, of storage class memory. Eén van de kandidaten die deze kloof kunnen helpen dichten, is resistive RAM (RRAM), een opkomend geheugentype dat werkt op basis van een weerstandsverandering. De RRAM-geheugencellen moeten dan wel erg dicht op elkaar gepakt kunnen worden, en dat is niet eenvoudig omwille van ongewenste lekstromen. Om deze parasitaire lekstromen te onderdrukken, wordt er een zogenaamde twee-terminaals-selector toegevoegd die in serie wordt verbonden met ieder resistief geheugenelementje (dat zich in een  $4F^2$ -configuratie bevindt). Tijdens de VLSI-conferentie van 2017 stelde imec een nieuwe selector voor, gebaseerd op seleen (Se), die de juiste karakteristieken heeft voor storage class memory. In dit artikel bespreekt Gouri Sankar Kar, Distinguished Member of Technical Staff bij imec, de uitdagingen die gepaard gaan met het implementeren van de selector-elementjes, en legt hij uit waarom de nieuwe thermisch stabiele selector op basis van germanium-seleen (GeSe) zo belangrijk is.

## Storage class memory dicht de kloof tussen DRAM en NAND Flash

Het geheugenlandschap van de toekomst vraagt om een nieuw type geheugen dat de kloof moet dichten tussen dynamic random access memory (DRAM) en NAND Flash-geheugens op het gebied van dichtheid, kost en performantie: het opslag-type geheugen of storage class memory. Dit nieuwe type geheugen moet in een mum van tijd toegang geven tot heel grote hoeveelheden data. Gouri Sankar Kar: "Hoogstwaarschijnlijk zullen we meer dan één nieuwe geheugentechnologie nodig hebben om de ganse kloof te dichten."



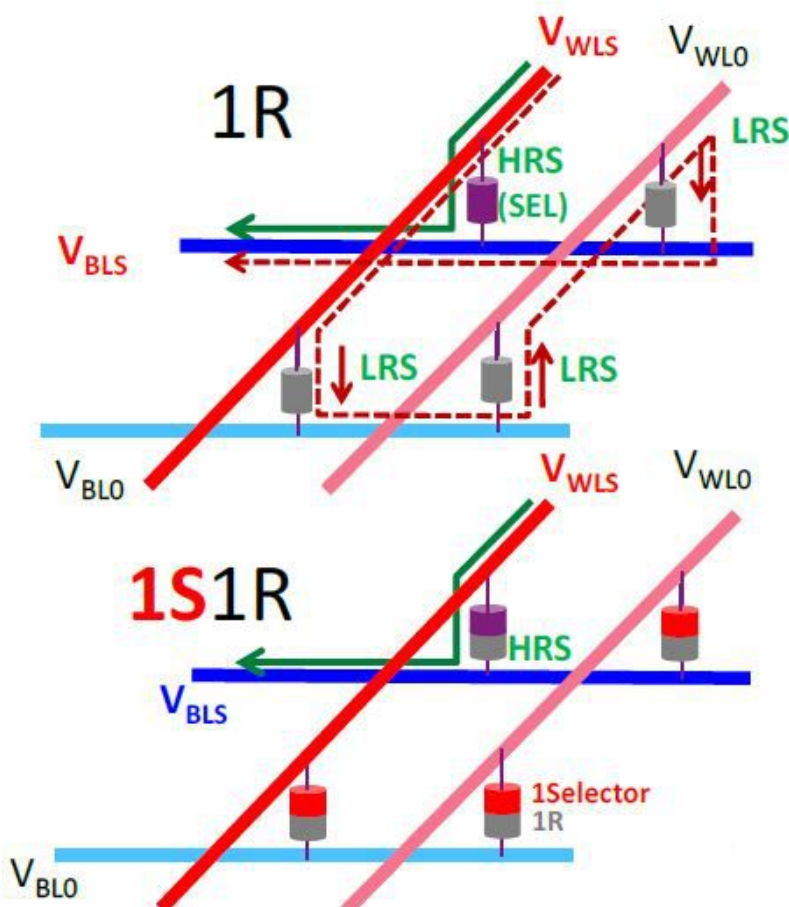
"Eén van de kandidaten die mogelijk de kloof kan dichten langs de DRAM-kant is resistive random access memory (RRAM). RRAM belooft om bijna zo performant te zijn als DRAM, maar dan compacter en goedkoper."

Een RRAM-geheugencel bestaat typisch uit een twee-terminals-element, waarin een dunne diëlektrische laag gesandwicht wordt tussen twee elektrodes. Door een spanning aan te brengen over de elektrodes, kan de elektrische geleidbaarheid van de diëlektrische laag reversibel veranderd worden, van een laag-resistieve toestand (LRS) naar een hoog-resistieve toestand (HRS) of omgekeerd. In de meeste RRAM-geheugens is deze resistieve omschakeling gebaseerd op de vorming van een geleidend filament in de isolerende laag.

### Waarom hebben we een niet-lineaire selector nodig?

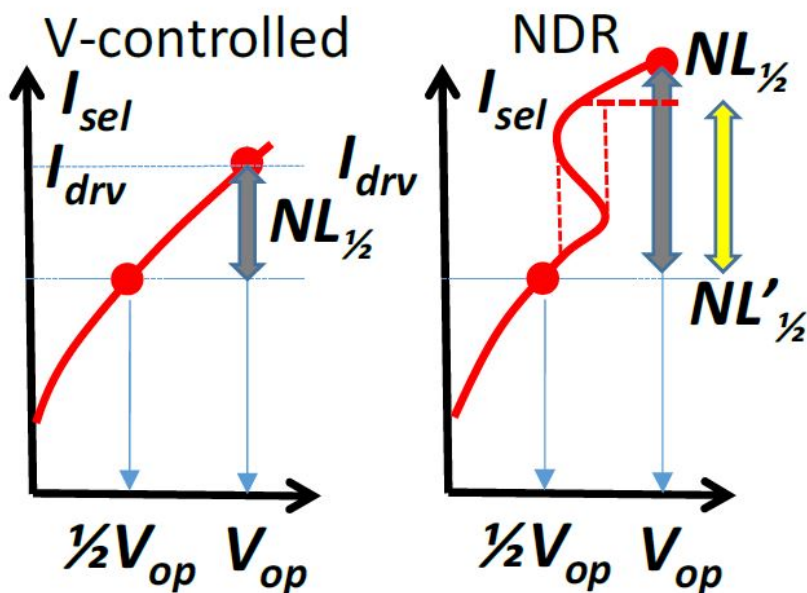
Om het potentieel van RRAM als compacte geheugentechnologie te benutten, worden de geheugencellen op elkaar gepakt in een matrix-structuur, in zogenaamde cross-point arrays. Cross-point arrays omvatten bitlijnen (BL, gerangschikt in kolommen), woordlijnen (WL, gerangschikt in rijen) en geheugencellen die zich op elk kruispunt van een bit- en woordlijn bevinden. In deze configuratie heeft de cel een oppervlakte van slechts  $4F^2$ , waarbij F de kritische afmeting is van de technologiegeneratie (meer bepaald de half-metal pitch in geheugentechnologie). Gouri Sankar Kar: "In het ideale geval vindt het lezen of schrijven van een geheugencel enkel plaats op de geselecteerde cel, waarbij de rest van de cellen onaangeroerd blijft. Maar in werkelijkheid lopen er tijdens de werking van het geheugen lekstromen (sneak currents) door de niet-geselecteerde cellen in het cross-point array. Hierdoor vermindert de selectiviteit van de geheugencel en wordt onjuiste informatie uit de geheugencel gehaald. Deze lekstromen zijn vooral te wijten aan het bijna lineaire (Ohmse) I-V-gedrag van de resistieve geheugencellen in zowel de laag- als hoog-resistieve toestand."

*"Een interessante manier om deze lekstromen te onderdrukken is het toevoegen van een selectie-element, selector genoemd, dat niet-lineaire I-V-karakteristieken heeft en in een één-selector één-resistor (1S1R)-configuratie in serie verbonden wordt met een resistief geheugenelementje."*



Schematische voorstelling van (boven) resistieve geheugencellen, die zich op de kruispunten bevinden van woord- en bitlijnen. Zonder selectie-element lopen lekstromen doorheen de niet-geselecteerde cellen in het cross-point array. (Beneden) Een selector-element in combinatie met een geheugencel in een 1S1R-configuratie onderdrukt de parasitaire lekstromen.

“Om de specificaties voor storage class memory te halen, moeten de selectoren aan strenge eisen voldoen,” zegt Gouri Sankar Kar. “Zo wordt voor hoge-dichtheidstoepassingen een twee-terminaals-selector verkozen omdat die heel weinig oppervlakte inneemt. De selector moet ook een hoge aandrijfstroom hebben, zodat hij de stroom kan leveren waarmee het geheugenelement moet schakelen van de ene resistieve toestand naar de andere. Andere belangrijke karakteristieken zijn een hoge (halve bias) niet-lineariteitsfactor om een zo groot mogelijke selectiviteit te bereiken, een lage lekstroom, en een goede endurance (wat duidt op het aantal keren dat het geheugen geprogrammeerd/gewist kan worden voor een faling optreedt) – even goed of zelfs beter dan het resistief geheugenelementje zelf. Tenslotte moet het fabricageproces ook compatibel zijn met CMOS-processtappen, en de selector moet thermisch stabiel zijn zodat de geheugenlaagjes nadien kunnen geprocest worden.”



Een goede selector moet een hoge aandrijfstroom hebben ( $I_{drv}$ ), een sterke ‘rectification’ in een werkspanning ( $V_{op}$ ) geschikt voor het geheugenelement.

### Selector kandidaten

Om een zo performant mogelijk geheugen te bekomen werden verschillende soorten twee-terminaals-selectoren bestudeerd. Enkele voorbeelden hiervan zijn selectoren gebaseerd op Si, pn- en Schottky-diodes, mixed ionic electronic conductor (of MIEC) selectoren en vluchtige conducting bridge (VCB) selectoren. “Op dit moment hebben geen van al die selectoren de juiste karakteristieken, en moeten we nog verschillende afwegingen maken,” merkt Gouri Sankar Kar op. “Een pn-diode, bijv., is een unipolair element. Maar omdat de meeste resistieve geheugens in bipolaire schakelmode werken, hebben we ook een bipolaire selector nodig. Andere kandidaten hebben dan misschien wel goede karakteristieken, maar hebben dan weer niet de gevraagde hoge stroomdichtheid.”

Recent kwamen ook ovonic threshold switching (of OTS)-elementjes in de kijker, omdat ze een goede cel-selectiviteit beloven (hoge niet-lineariteitsfactor), een lage lekstroom en hoge aandrijfstroom.

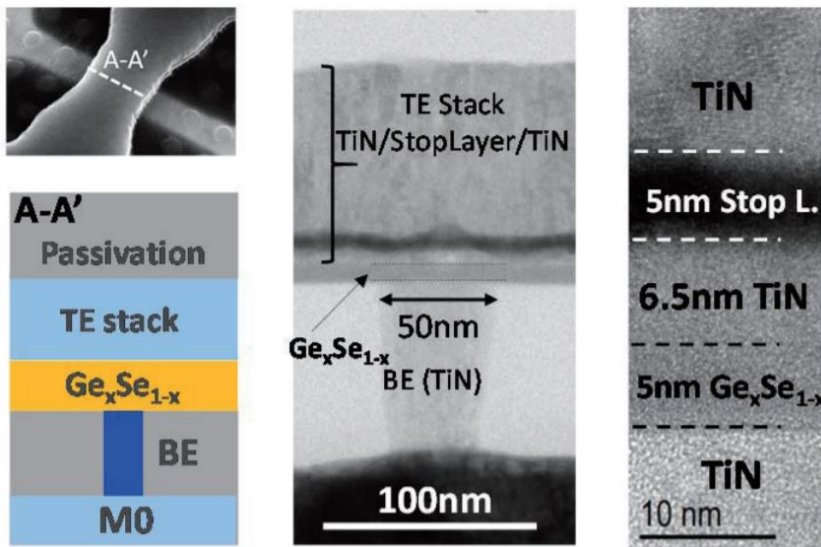
Ovonic threshold schakeling verwijst naar de snelle toename in stroom, die tijdens een spannings-sweep wordt waargenomen in de I-V-karakteristieken van verschillende amorfe chalcogenide-materialen. OTS-elementjes bevatten dan ook typisch een amorf chalcogenide-materiaal dat gesandwicht zit tussen twee metaalelektrodes. Gouri Sankar Kar: “Een belangrijk minpunt van dit type selector is dan weer het thermisch budget. Voor de meeste chalcogenide-materialen die tot nu toe onderzocht werden, blijft het thermisch budget onder 300°C. En dat is te laag om daarna nog het resistieve geheugenelementje te kunnen processen.”

### **Imecs oplossing: een thermisch stabiele OTS-selector gebaseerd op GeSe**

Volgens Gouri Sankar Kar heeft het imec-team verschillende chalcogenide materialen gescreend.

*“Dit leidde tot een nieuwe GeSe-gebaseerde OTS-selector die aan alle eisen voldoet die opgelegd worden door de storage class geheugens van de toekomst.”*

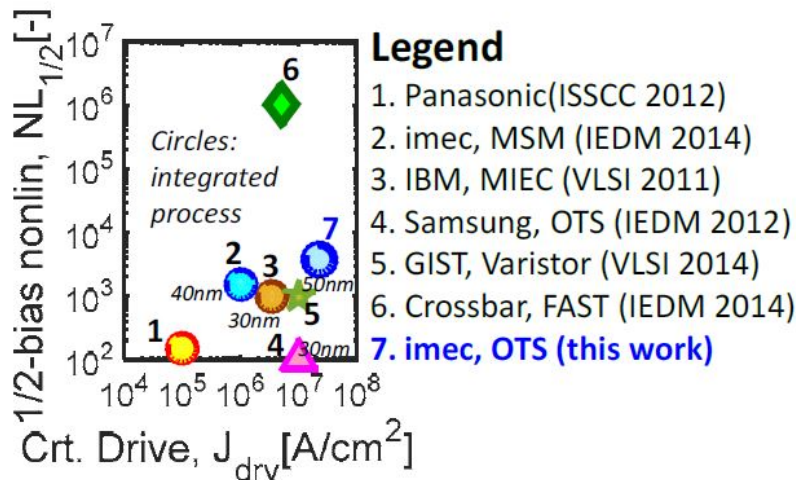
"De selectoren zetten een record aandrijfstroombichtheid neer van  $23\text{MA}/\text{cm}^2$  en een goede halve-bias niet-lineariteit (ongeveer 3500). De selectorelementjes zijn thermisch stabiel bij  $350^\circ\text{C}$ , en weerstaan aan  $10^8$  programmeer/wis 'endurance' cycli."



(Links, boven) SEM bovenaanzicht, (links, beneden) schematische doorsnede AA', (midden) TEM doorsnede en (rechts) hoge-resolutie TEM van de OTS-selector-structuur, afmeting en GeSe laagdikte.

De sleutel tot deze goede resultaten is de unieke samenstelling van de GeSe-film. Zo werd bijv. de hoge thermische stabiliteit verkregen na optimalisatie van de dopering, en kunnen de elektrische eigenschappen van de selector aangepast worden door de samenstelling en dikte van de film nauwkeurig te controleren.

De GeSe-filmen werden neergezet met behulp van physical vapor deposition (PVD), en hebben een filmdikte tot 5nm. De totale afmeting van het TiN/GeSe/TiN selector-element is slechts 50nm.



Selector benchmarking, weergegeven als halve-bias niet-lineariteit ( $NL_{1/2}$ ) vs. aandrijfstrom ( $I$ ) vs. aandrijfstrom ( $J_{drv}$ ). De kleinste afmeting van het element is aangeduid indien beschikbaar.

## Naar een echt 3D 'storage class' geheugen

Op langere termijn zal storage class memory verder evolueren naar een 3D-configuratie, en daarvoor zijn er twee mogelijke integratieroutes. Eén van die routes bestaat erin om eenvoudigweg de 2D planaire RRAM-lagen bovenop elkaar te stapelen. Gouri Sankar Kar: "Deze route heeft twee grote nadelen. Ten eerste wordt er niet bespaard op litho- of masker-stappen. Integendeel, want om de lagen te stapelen zijn dure litho-stappen nodig in combinatie met bijv. self-aligned double patterning-schema's, en dat maakt het 3D-geheugen erg duur. Ten tweede is ook de verdere schaalverkleining van deze gestapelde configuratie een hele uitdaging. Bijv., wanneer de afmetingen van het resistieve geheugenelement verkleinen, wordt de aandrijfstrom helaas niet kleiner. Dat betekent dat ook de stroomdichtheid van het geschaalde selectorelementje dramatisch toeneemt. Bijgevolg zal er bij een verdere schaalverkleining ook een nieuwe generatie van selectormaterialen nodig zijn die deze hogere stroomdichtheden aankunnen. Bij een verdere schaalverkleining zal de werking van het geheugen ook worden bemoeilijkt door de toenemende weerstanden van de woord- en bitlijnen."

"Als alternatieve route onderzoekt het imec-team daarom de mogelijkheden van een 'echte' 3D integratieroute. Hierbij worden de verschillende selector-resistor-stapels sequentieel neergezet, zonder dat tussendoor lithografiestappen nodig zijn."

In deze configuratie wordt de dichtheid niet door de kritische dimensie (CD) van de kritische lijnen bepaald, waardoor er meer speling mogelijk is op de CD. Dat laat toe om eenzelfde generatie selectormaterialen te gebruiken voor verschillende technologienodes. “Deze innovatieve 3D-technologie heeft zijn eigen unieke uitdagingen,” zegt Gouri Sankar Kar. “Zo kan het chalcogenide-materiaal in deze nieuwe structuur niet meer uniform neergezet worden met conventionele PVD. In de plaats daarvan moeten we alternatieve depositieprocessen zoals atomic layer deposition (ALD) inzetten. Daarom ontwikkelt imec momenteel samen met toestel- en materiaalleveranciers een betrouwbaar ALD chalcogenide-proces, een belangrijke stap in de realisatie van een echt 3D storage class memory.”

## Meer weten?

Stuur een email naar [imecmagazine@imec.be](mailto:imecmagazine@imec.be) als je één van volgende technische papers wil ontvangen:

- 'Thermally stable integrated Se-based OTS selectors with  $>20 \text{ MA/cm}^2$  current device,  $>3.10^3$  half-bias nonlinearity, tunable threshold voltage and excellent endurance', B. Govoreanu et al, VLSI 2017
- 'Doped GeSe materials for selector applications', N.S. Avasarala et al., ESSDERC-ESSCIRC 2017



## Biografie Gouri Sankar Kar

**Gouri Sankar Kar** behaalde in 2002 zijn doctoraat in de fysica aan het Indian Institute of Technology, Kharagpur, India. In 2009 begon hij bij imec te werken, waar hij momenteel Distinguished Member of Technical Staff (DMTS) is. In deze rol definieert hij de strategie en visie voor imecs programma's rond RRAM, DRAM-MIMCAP en STT-MRAM, zowel voor stand-alone als voor embedded toepassingen.